Направление подготовки: 140400 Электроэнергетика и электротехника

Профиль подготовки: Электрический транспорт

Квалификация (степень) выпускника: магистр

Форма обучения: очная

Дисциплина:

"Информационные и компьютерные технологии в электротехнике"

Комаров В.Г. Лабораторная работа 9 10.11.2026 г.

Методические указания

Тема: Универсальный последовательный интерфейс микроконтроллеров

Цель работы *- Изучить с помощью симулятора работу универсального последовательного приёмо -передатчика УПП (UART/USART), основные команды, необходимые для его настройки и работы.*

Задание к работе

Исследовать передачу и приём команд управления транспортным средством по последовательному каналу UART.

Общие сведения

Микроконтроллеры **AVR** имеют в своем составе устройство полнодуплексного универсального асинхронного приемопередатчика **UART (УАПП),** а в семействе Mega универсальный синхронный/асинхронный приемопередатчик **USART (УСАПП)**. Более того, в некоторых моделях имеется по два таких модуля. Через них осуществляется прием и передача данных, представленных последовательным кодом, поэтому устройство **UART** и **USART** часто называют последовательным портом. С помощью этого устройства микроконтроллер может обмениваться данными с различными внешними устройствами или другими микроконтроллерами.

Последовательные порты называют так потому, что в них в каждый момент времени передается только один бит (в некоторых случаях возможна одновременная передача и прием, но суть дела от этого не меняется). Самое главное преимущество последовательных портов перед параллельными (когда одновременно производится обмен целыми байтами или полубайтами — тетрадами) — снижение количества проводных соединений. Кроме того последовательные интерфейсы, как ни парадоксально, могут значительно быстрее передавать данные, чем параллельные. Это связано с тем, что на больших скоростях передачи начинают влиять задержки в линиях. Последние невозможно сделать строго одинаковыми, и это одна из причин того, что последовательные интерфейсы в настоящее время начинают доминировать (типичные примеры — USB вместо LPT и SCSI или Serial ATA вместо IDE).
В микроконтроллерных устройствах особое значение имеет количество

проводниковых соединений — очень критичный фактор, т. к. он определяет, как количество внешних выводов микросхемы, так и сложность внутренней топологии кристалла. Поэтому все внешние устройства в микроконтроллерных системах обычно имеют последовательные интерфейсы. Практически любой последовательный порт можно имитировать программно, используя обычные выводы МК. Когда-то так и поступали даже в случае самого популярного из таких портов — UART. Однако в настоящее время практически все МК имеют аппаратные последовательные порты, что позволяет разгрузить центральный процессор от рутинной работы и повысить быстродействие системы.

Поток данных, передаваемых по каналу **UART**, представляет собой совокупность посылок или кадров. Каждый кадр содержит стартовый бит, восемь или девять битов данных и стоповый бит. Стартовый бит имеет уровень логического 0, стоповый - уровень логической 1. Скорость передачи данных может быть задана в широких пределах.

UART (Universal Asynchronous Receiver-Transmitter) это универсальный асинхронный приемопередатчик являющийся основной частью любого устройства, поддерживающего различные стандарты последовательных интерфейсов RS-232, RS-422, RS-485 и т. п. Они отличаются только электрическими параметрами и допустимыми скоростями, а не общей логикой построения. Кроме UART, в конкретный порт (в том числе в COM-порт ПК) обычно входит схема преобразования логических уровней в уровни соответствующего стандарта. Преобразователь уровня в состав МК не входит, так что для стыковки с компьютером или другим устройством, поддерживающим стандарты RS-232, RS-422 или RS-485 его придется разрабатывать самостоятельно или использовать готовый. Отметим, что RS-232 предполагает возможность соединения только двух устройств между собой, в то время как к линиям RS-422 и RS-485 может подсоединяться и большее число устройств.

Универсальный синхронно-асинхронный последовательный приемо-передатчик (Universal Synchronous and Asynchronous serial Receiver and Transmitter — USART) имеет следующие основные особенности:

- полнодуплексная организация (независимые регистраторы последовательного приема и передачи);
- синхронный и асинхронный режимы работы;
- синхронизация как от ведущего, так и от ведомого устройства;
- выбор скорости передачи информации в широких пределах;
- поддержка кадров длиной 5—9 битов и 1 или 2 стоп-бита;
- аппаратная поддержка генерации и проверки сигнала четности;
- обнаружение переполнения данных;
- обнаружение ошибок кадрирования;
- низкоуровневая цифровая фильтрация и обнаружение ложного стопового бита;
- три источника прерывания: «Передача завершена», «Регистр данных передатчика пуст», «Прием завершен»;
- режим межпроцессорной связи;
- двухскоростной режим асинхронной передачи.

Модули USART при работе в асинхронном режиме совместимы с модулями UART как по расположению разрядов управляющих регистров, так и по функционированию. Небольшие различия имеются только в работе схемы буферизации блока приемника

модулей и в названии (но не в назначении) некоторых разрядов управляющих регистров. Все модули приемопередатчиков обеспечивают полнодуплексный обмен по последовательному каналу.

В модулях UART посылка может быть 8- или 9-разрядной, а в модулях USART ее длина может составлять от 5 до 9 разрядов. Еще одной особенностью модулей USART является наличие схем формирования и контроля четности. При передаче данных через линию связи могут произойти различные сбои. Модули USART/UART, реализованные в микроконтроллерах семейства, могут обнаруживать следующие внештатные ситуации:

• переполнение;

• ошибка кадрирования;

• неверный стартбит.

Для уменьшения вероятности сбоев в модулях также реализована такая полезная функция, как фильтрация помех.

Для взаимодействия с программой в модуле предусмотрены 3 прерывания при наступлении следующих событий:

- «прием завершен» с адресом вектора $009 в таблице векторов прерываний,
- «регистр данных передатчика пуст» с адресом вектора $00A и
- «передача завершена» с адресом вектора $00B.

Выводы микроконтроллера, используемые модулями UART/USART, являются линиями портов ввода/вывода общего назначения. В частности в МК Atmega-328P в качестве входа приемника (RXD) используют вывод PD0, а в качестве выхода передатчика (TXD) - вывод PD1.

Принимаемые и передаваемые данные (восемь разрядов) хранятся в регистре UDR. Физически регистр UDR состоит из двух отдельных регистров, один из которых используется для передачи данных, другой - для приема. При чтении регистра UDR выполняется обращение к регистру приемника, при записи - к регистру передатчика.

Устройство модулей USART/UART

Упрощенная структурная схема одного модуля USART/UART приведена на Рис. 1. Элементы схемы, выделенные на рисунке серым цветом, имеются только в составе модулей USART. Как показано на рисунке, модуль состоит из трех основных частей: блока тактирования, блока передатчика и блока приемника.

Блок тактирования модулей USART включает в себя схему синхронизации, которая используется при работе в синхронном режиме и контроллер скорости передачи. В модулях UART блок тактирования состоит только из контроллера скорости передачи.

Блок передатчика включает одноуровневый буфер, сдвиговый регистр, схему формирования бита четности (только USART) и схему управления.

Блок приемника, в свою очередь, включает схемы восстановления тактового сигнала и данных, схему контроля четности (только USART), двухуровневый (USART) или одноуровневый (UART) буфер, сдвиговый регистр, а также схему управления.

Буферные регистры приемника и передатчика располагаются по одному адресу пространства ввода/вывода и обозначаются как регистр данных **UDR (Universal Data Register)**. В этом регистре хранятся младшие 8 разрядов принимаемых и передаваемых данных. При чтении выполняется обращение к буферному регистру **UDR** приемника, при записи — к буферному регистру передатчика.

В модулях **USART** буфер приемника является двухуровневым (FIFO буфер), изменение состояния которого происходит при любом обращении к регистру **UDR**. В связи с этим не следует использовать регистр **UDR** в качестве операндов команд типа «чтение/модификация/запись» (SBI и CBI). Кроме того, следует быть очень аккуратными при использовании команд проверки SBIC и SBIS, поскольку они также изменяют состояние буфера приемника.

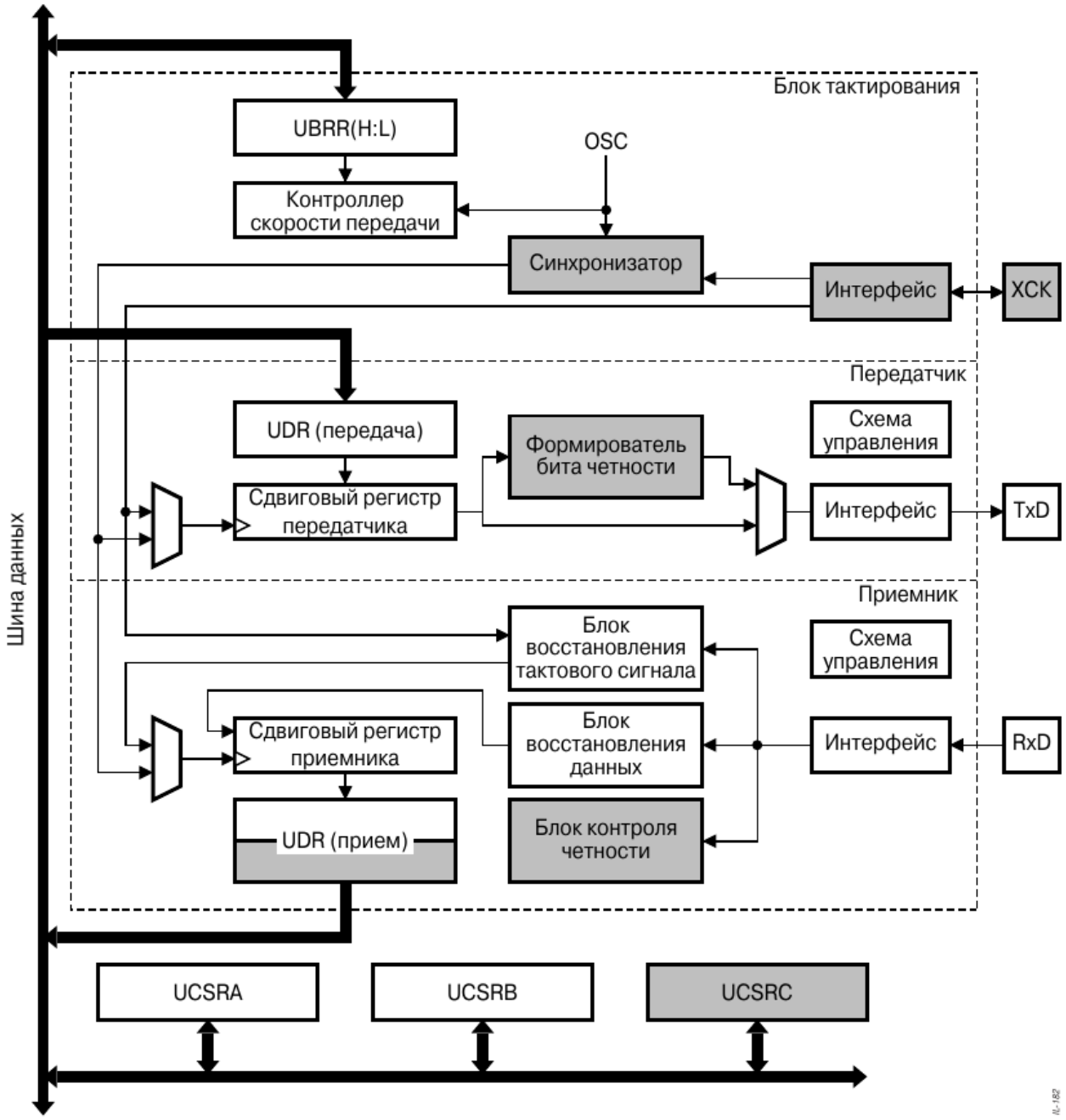


Рис. 1. Блок-схема USART/UART

Модуль USART/UART состоит из трёх основных частей:

- тактового генератора;
- передатчика;
- приемника.

Регистры управления общие для всех трех модулей. Логика генерации тактового сигнала синхронизации состоит из:

- внешнего входа тактового сигнала, используемого в ведомом режиме;
- тактового генератора, определяющего скорость передачи данных.

Внешний вход XCK (сигнал синхронизации передачи) используется только в синхронном режиме. Передатчик состоит из буферного регистра данных (UDR), основного рабочего сдвигового регистра, генератора сигнала четности и логики контроля для работы с различными последовательными форматами кадра. Свой отдельный буферный регистр данных (UDR) обеспечивает непрерывную передачу данных без задержки между кадрами. Приемник — самая сложная часть USART, так как она содержит модуль синхронизации и модуль восстановления данных. Эти два модуля работают в режиме асинхронного приема. Кроме модуля восстановления, приемник имеет устройство проверки четности, систему контроля, основной рабочий сдвиговый регистр и двухуровневый буферный регистр приема (UDR). Приемник поддерживает те же самые форматы кадра, что и передатчик, и может обнаружить ошибку кадра, переполнение данных и ошибку четности.

Совместимость режимов USART и UART

Режим USART полностью совместим с режимом UART по следующим параметрам.

- По расположению битов во всех USART регистрах.
- По выбору скорости передачи информации.
- По алгоритму работы передатчика.
- По функционированию буфера передатчика.
- По алгоритму работы приемника.

В схеме буферизации приема имеются два отличия, которые в некоторых случаях могут вызвать некоторую несовместимость.

Во-первых, добавлен второй буферный регистр. Два буферных регистра работают как кольцевой буфер FIFO (First In, First Out). Поэтому чтение из регистра UDR можно производить только один раз для каждой посылки! К тому же (и это важно) в новой конфигурации флаги ошибки (FE и DOR) и девятый информационный разряд (RXB8) сохраняются вместе с данными в буфере получателя. Поэтому биты состояния должны быть прочитаны прежде, чем будет прочитан регистр UDR. Иначе состояние ошибки будет потеряно вместе с содержимым буфера.

Во-вторых, сдвиговый регистр приемника может теперь действовать как буфер третьего уровня. Эта особенность позволяет полученным данным оставаться в рабочем регистре приемника в случае, если буферные регистры заполнены до тех пор, пока не обнаружен новый стартовый бит. Поэтому USART более устойчив к ошибкам по переполнению данных (DOR). В новом режиме следующие служебные биты изменили свои названия, но имеют те же самые функциональные возможности и местоположение в регистре:

- CHR9 заменено на UCSZ2;
- OR заменено на DOR.

Скорость приема/передачи USART

В асинхронном режиме, а также в синхронном режиме при работе в качестве ведущего, скорость приема и передачи данных задается контроллером скорости передачи, функционирующим как делитель системного тактового сигнала с программируемым коэффициентом деления. Коэффициент определяется содержимым регистра контроллера **UBRR**. В блок приемника сформированный сигнал поступает сразу, а в блок передатчика — через дополнительный делитель, коэффициент деления

которого (**2, 8 или 16**) зависит от режима работы модуля **USART/UART**. Регистр **UBRR** является 12 разрядным и физически размещается в двух регистрах ввода/вывода **UBRRH** и **UBRRL**.

При работе в асинхронном режиме скорость обмена определяется не только содержимым регистра **UBRR**, но и состоянием разряда **U2X** регистра **UCSRA**. Если этот разряд установлен в «1», коэффициент деления предделителя уменьшается в два раза, а скорость обмена соответственно удваивается. При работе в синхронном режиме этот разряд должен быть сброшен.

Скорость обмена определяется следующими формулами:

асинхронный режим (обычный, U2Xn = «0»)
BAUD = fCK/16(UBRR + 1);

асинхронный режим (ускоренный, U2Xn = «1»)
BAUD = fCK/8(UBRR + 1);

синхронный режим ведущего
BAUD = fCK/2(UBRR + 1),

где **BAUD** — скорость передачи в бодах,
fCK — тактовая частота микроконтроллера,
UBRR — содержимое регистра контроллера скорости передачи (0...4095).

Регистры управления модулями USART на примере микроконтроллера ATmega8/16/32

Для управления модулями UART используются два регистра: UCSRA (UCSRnA) и UCSRB (UCSRnB). А для управления модулями USART используются уже три регистра: UCSRA (UCSRnA) , UCSRB (UCSRnB) и UCSRC (UCSRnC) .

Описание разрядов регистра **UCSRA.**

Разряд	Название	Описание
7	RXC	Флаг завершения приема. Флаг устанавливается в «1» при приёме данных в буфер приемника (регистр данных UDR). Сбрасывается флаг аппаратно после опустошения буфера (в UART — после прочтения регистра данных). Если разряд RXCIE регистра UCSRB установлен, то при установке флага генерируется запрос на прерывание «прием завершен»
6	TXC	Флаг завершения передачи. Флаг устанавливается в «1» после передачи всех разрядов посылки из сдвигового регистра передатчика, при условии, что в регистр данных UDR не было загружено нового значения. Если разряд TXCIE регистра UCSRB (UCSRnB) установлен, то при установке флага генерируется прерывание «передача завершена». Флаг сбрасывается аппаратно при выполнении подпрограммы обработки прерывания или программно, записью в него лог. 1
5	UDRE	Флаг опустошения регистра данных. Данный флаг устанавливается в «1» при пустом буфере передатчика (после пересылки байта из регистра данных UDR в сдвиговый регистр передатчика). Установленный флаг означает, что в регистр данных можно загружать новое значение. Если разряд UDRIE регистра UCR (UCSRB) установлен, генерируется запрос на прерывание «регистр данных пуст». Флаг сбрасывается аппаратно, при записи в регистр данных
4	FE	Флаг ошибки кадрирования. Флаг устанавливается в «1» при обнаружении ошибки кадрирования, т. е. если первый стопбит принятой посылки равен

		«0». Флаг сбрасывается при приеме стопбита, равного «1»
3	DOR	Флаг переполнения. В USART флаг устанавливается в «1», если в момент обнаружения нового стартбита в сдвиговом регистре приемника находится последнее принятое слово, а буфер приемника полон (два значения). В UART флаг устанавливается в «1», если новый кадр будет помещен в сдвиговый регистр приемника до того, как из регистра данных будет считано предыдущее слово. Флаг сбрасывается при пересылке принятых данных из сдвигового регистра приемника в буфер
2	PE	Флаг ошибки контроля четности. Флаг устанавливается в «1», если в данных, находящихся в буфере приемника, выявлена ошибка контроля четности. При отключенном контроле четности этот разряд постоянно сброшен в «0»
1	U2X	Удвоение скорости обмена. Если этот разряд установлен в «1», коэффициент деления предделителя контроллера скорости передачи уменьшается с 16 до 8, удваивая тем самым скорость асинхронного обмена по последовательному каналу. В USART разряд U2X используется только при асинхронном режиме работы. В синхронном режиме он должен быть сброшен
0	MPCM	Режим мультипроцессорного обмена. Разряд MPCM используется в режиме мультипроцессорного обмена. Если он установлен в «1», ведомый микроконтроллер ожидает приема кадра, содержащего адрес. Кадры, не содержащие адреса устройства, игнорируются

Описание разрядов регистра **UCSRB.**

Разряд	**Название**	**Описание**
7	RXCIE	Разрешение прерывания по завершению приема. Если данный разряд установлен в «1», то при установке флага RXC регистра UCSRA генерируется прерывание «прием завершен» (если флаг I регистра SREG установлен в «1»)
6	TXCIE	Разрешение прерывания по завершению передачи. Если данный разряд установлен в «1», то при установке флага TXC регистра UCSRA генерируется прерывание «передача завершена» (если флаг I регистра SREG установлен в «1»)
5	UDRIE	Разрешение прерывания при очистке регистра данных UART. Если данный разряд установлен в «1», то при установке флага UDRE в регистра UCSRA генерируется прерывание «регистр данных пуст» (если флаг I регистра SREG установлен в «1»)
4	RXEN	Разрешение приема. При установке этого разряда в «1» разрешается работа приемника USART/UART и переопределяется функционирование вывода RXD (RXDn). При сбросе разряда RXEN работа приемника запрещается, а его буфер сбрасывается. Значения флагов TXC, DOR/OR и FE при этом становятся недействительными
3	TXEN	Разрешение передачи. При установке этого разряда в «1» разрешается работа передатчика UART и переопределяется функционирование вывода TXD. Если разряд сбрасывается в «0» во время передачи, выключение передатчика произойдет только после завершения передачи данных, находящихся в сдвиговом регистре и буфере передатчика
2	UCSZ2	Формат посылок. Этот разряд используется для задания размера слов данных, передаваемых по последовательному каналу. В модулях USART он

		используется совместно с разрядами UCSZ1:0 регистра UCSRC. В модулях UART, если разряд CHR9 установлен в «1», осуществляется передача и прием 9 разрядных данных, если сброшен — 8 разрядных
1	RXB8	8 й разряд принимаемых данных. При использовании 9 разрядных слов данных этот разряд содержит значение старшего разряда принятого слова. В случае USART содержимое этого разряда должно быть считано до прочтения регистра данных UDR
0	TXB8	8 й разряд передаваемых данных. При использовании 9 разрядных слов данных, содержимое этого разряда является старшим разрядом передаваемого слова. Требуемое значение должно быть занесено в этот разряд до загрузки байта данных в регистр UDR

Описание разрядов регистра **UCSRC.**

Разряд	Название	Описание
7	URSEL	Выбор регистра. Этот разряд определяет, в какой из регистров модуля производится запись. Если разряд установлен в «1», обращение производится к регистру UCSRC. Если же разряд сброшен в «0», обращение производится к регистру UBRRH.
6	UMSEL	Режим работы USART. Если разряд сброшен в «0», модуль USART работает в асинхронном режиме. Если разряд установлен в «1», то модуль USART работает в синхронном режиме
5	UPM1	Режим работы схемы контроля и формирования четности. Эти разряды
4	UPM0	определяют функционирование схем контроля и формирования четности
3	USBS	Количество стопбитов. Этот разряд определяет количество стопбитов, посылаемых передатчиком. Если разряд сброшен в «0», передатчик посылает 1 стопбит, если установлен в «1», то 2 стопбита. Для приемника содержимое этого разряда безразлично
2	UCSZ1	Формат посылок. Совместно с разрядом UCSZ2 эти разряды определяют
1	UCSZ0	количество разрядов данных в посылках (размер слова)
0	UCPOL	Полярность тактового сигнала (фронт или спад). Значение этого разряда определяет момент выдачи и считывания данных на выводах модуля. Разряд используется только при работе в синхронном режиме. При работе в асинхронном режиме он должен быть сброшен в «0»

Практическая часть работы

Схема включения микроконтроллеров U1 и U2 для передачи команд управления приведена на рис. 2.

Микроконтроллер U1 необходимо запрограммировать для передачи данных, а микроконтроллер U2 - для приема. Данные для передачи находятся в регистре режима работы DM микроконтроллера U1. Он выполняет передачу данных по последовательному каналу в главном цикле программы. После инициализации микроконтроллер U1 переходит в режим ожидания поступления сигналов от командоаппаратов и датчиков. Микроконтроллер U2 ожидает поступления кода текущего режима работы, передаваемого микроконтроллером U1 через последовательный канал. Переход к последующим циклам передачи (приема) происходит после установки флага завершения передачи TXC (соответственно приема RXC) очередного байта данных. При RXC=0 ожидание, а при RXC=1 ввод байта данных. После приема каждого байта данных микроконтроллер U2 сохраняет его в своем регистре режима работы DM. Закончив прием, микроконтроллер U2 выводит полученные данные на светодиоды индикации.

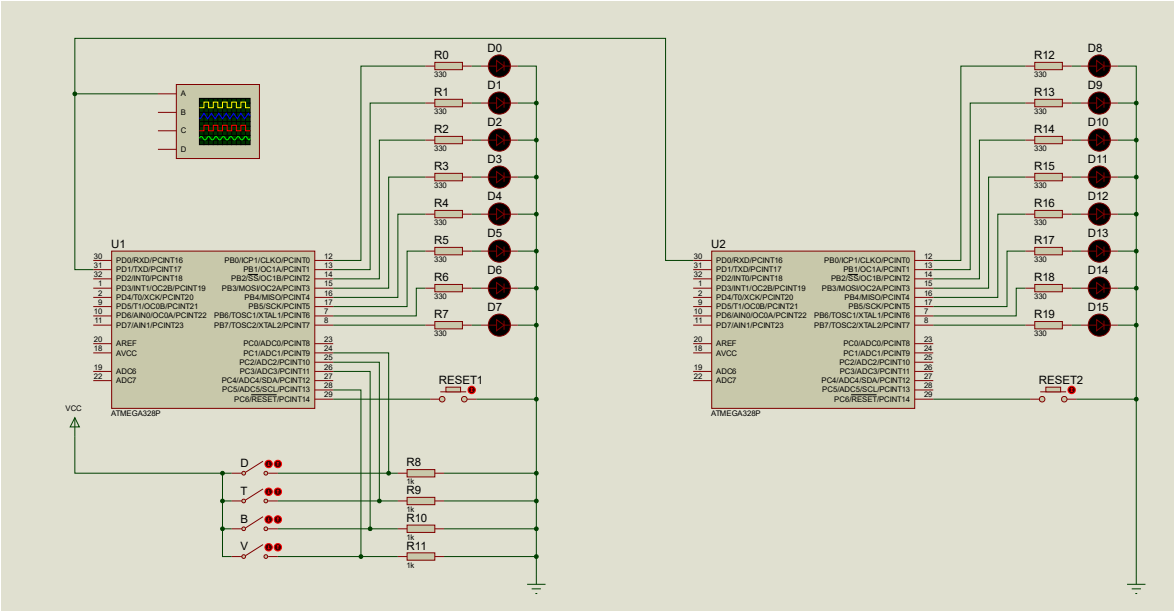


Рис. 2. Схема устройства для передачи команд и данных по интерфейсу UART

Примеры блок-схем алгоритмов передачи и приема приведены на рис. 3 и 4, соответственно.



Рис. 3. Схема алгоритма последовательной передачи данных из микроконтроллера U1.



Рис. 4. Схема алгоритма последовательного приема данных в микроконтроллер U2.

Ниже приведены листинги программ для микроконтроллеров U1 командного терминала и U2 устройства локального управления.

Листинг программы для передачи байта данных (МК U1)

```
;
; IKT_26_LAB9_U1.asm
; Created: 09.11.2026 10:20:11
; Author : Komarov V.G.

.macro UART_init
;Константы
.equ  FOSC        =  16000000;  частота МК в Гц
.equ BAUD         =  @0; скорость передачи в бит/с
.equ  UBRR_value = FOSC/16/BAUD-1; расчётное значение UBRR

ldi r16,low(UBRR_value)
sts UBRR0L,r16
ldi r16,high(UBRR_value)
```

```
sts UBRR0H,r16
clr r16
sts UCSR0A,r16
;разрешение приёма-передачи и запрещение прерываний
ldi r16,(1<<RXEN0)|(1<<TXEN0)|(0<<RXCIE0)|(0<<TXCIE0)
sts UCSR0B,r16
;установка асинхронного режима с двумя стоп-битами и форматом кадра 8 бит без паритета
ldi r16, (1<<USBS0)|(3<<UCSZ00)
sts UCSR0C,r16
.endm ;конец макроопределения

.CSEG
.org 0
rjmp init

;Подпрограммы
uart_transmit:
lds r16,UCSR0A
sbrs r16,UDRE0 ;ждём флага готовности к загрузке байта
rjmp uart_transmit
sts UDR0,IS
ret

//=================================================
// ПЕРЕМЕННЫЕ
.def temp =r16 //регистр временного хранения
.def IS =r19 //регистр входных сигналов (InputSignals)
//=================================================
rjmp init ;переход на функцию (начальный адрес) инициализации системы
//=================================================
//ФУНКЦИИ
.org INT_VECTORS_SIZE
init: ;инициализация (начальная настройка) системы

// Установка начальных значений переменных
clr IS

//настройка указателя стека
   ldi     R16, low(RAMEND)
           out SPL, R16
           ldi         R16, high(RAMEND)
           out SPH, R16
// Настройка портов
clr temp
out DDRC, temp //установка на ввод
```

```
ser temp
out PORTC, temp          //включение подтягивающих резисторов
out DDRB, temp //установка на вывод

// Инициализация универсального приёмо-передатчика
UART_init(19200)

// ГЛАВНЫЙ ЦИКЛ ПРОГРАММЫ
main:
in IS,PINC
out PORTB,IS    //Вывод байта сигналов управления в порт B
rcall uart_transmit
rjmp main
```

Листинг программы для приёма данных (МК U2)

```
;
; IKT_26_LAB9_U2.asm
; программа приёма байта
; Created: 09.11.2026 12:30:33
; Author : Komarov V.G.

;Константы
.equ  FOSC        =  16000000;  частота МК в Гц
.equ BAUD         =  19200; скорость передачи в бит/с
.equ  UBRR_value = FOSC/16/BAUD-1; расчётное значение UBRR
;Переменные
.def IS = r19 ;регистр режима привода

io_init:
ser r16
out DDRB,r16 ;установка порта B на вывод

uart_init:
ldi r16,low(UBRR_value)
sts UBRR0L,r16
ldi r16,high(UBRR_value)
sts UBRR0H,r16
clr r16
sts UCSR0A,r16
;разрешение приёма-передачи и запрещение прерываний
ldi r16,(1<<RXEN0)|(1<<TXEN0)|(0<<RXCIE0)|(0<<TXCIE0)
sts UCSR0B,r16
;установка асинхронного режима с двумя стоп-битами и форматом кадра 8 бит без
паритета
ldi r16, (1<<USBS0)|(3<<UCSZ00)
sts UCSR0C,r16
```

```
main:
lds r16,UCSR0A
sbrs r16,RXC0 ;ждём флага готовности приёма байта
rjmp main
lds IS,UDR0
out PORTB, IS
rjmp main
```

Проверка работы программы с помощью симуляции в ИСР Proteus

1.Собрать принципиальную схему (рис. 2) микроконтроллерного устройства в редакторе схем Proteus.

2. Загрузить объектный HEX-код разработанной программы в виртуальный микроконтроллер симулятора Proteus.

3. Произвести симуляцию с записью входных и выходных сигналов (рис. 5).

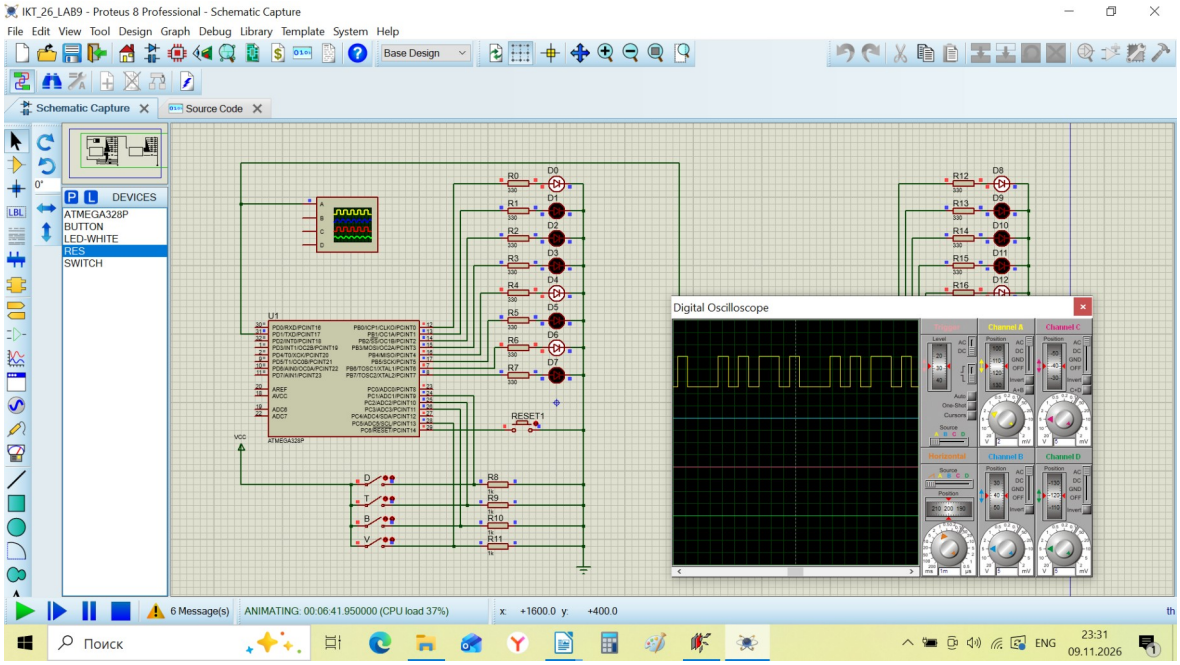


Рис. 5.

ОТЧЕТ О ВЫПОЛНЕНИИ ЗАДАНИЯ

1. Отчет о выполнении задания должен содержать:

1. Титульный лист, оформленный по образцу, приведенному в Приложении 1.

2. Формулировку задания.

3. Схему соединений, описание алгоритма решения и блок-схему алгоритма решения.
4. Код программы с подробными комментариями.

5. Описание и результаты симуляции работы программы.

6. Описание результатов аппаратного тестирования.

7. Выводы.

Приложение 1

Титульный лист отчёта по лабораторной работе

ФГБОУ ВО

НАЦИОНАЛЬНЫЙ ИССЛЕДОВАТЕЛЬСКИЙ УНИВЕРСИТЕТ "МЭИ"

ИНСТИТУТ ЭЛЕКТРОТЕХНИКИ



КАФЕДРА ЭКАО И ЭТ

Направление подготовки: 13.04.02 Электроэнергетика и электротехника

Профиль подготовки: Теория движения электроподвижного состава и проблема оптимизации тягового оборудования и устройств электроснабжения транспортных систем

Квалификация (степень) выпускника: магистр

Форма обучения: очная

ОТЧЁТ

по лабораторной работе № 9

по дисциплине **ИЭТ; Б1.Б.3 "Информационные и компьютерные технологии в электротехнике"**

Тема: Управление устройствами по последовательному каналу

Студент_____

Фамилия, и., о. *группа* *подпись*

Научный руководитель_____доцент__к.т.н._Комаров_В.Г.

должность, звание, фамилия, и., о.

Допущен	Принято	Оценка

Москва **2026 г.**